

一种大动态接收机 自动增益控制链路设计

Design of Automatic Gain Control Chain for High Dynamic Receiver

何 瑜(中国电子科技集团公司第十研究所,四川 成都 610036)

He Yu(The 10th Research Institute of China Electronics Technology Group Corporation, Chengdu 610036, China)

摘 要:

针对无线通信中接收信号的大动态范围和接收机的高增益,需要采用自动增益控制(AGC)系统对接收信号进行处理,保证接收链路的线性和AD采样信号幅度不会饱和。在两次变频超外差架构接收机中,提出了射频/中频双AGC策略,即AGC电路设计在链路前端射频和后端中频分别开展,共同实现大动态信号AGC控制。根据接收机链路工作指标,建立了接收机的链路架构,分析了链路AGC的起控策略、动态范围和稳定时间。通过仿真与实测分析,接收信号在由小变大和由大变小幅度突变的情况下,链路中频信号的输出电平维持恒定,AGC响应能在规定时间达到稳定,AGC控制电平范围超过120 dB。

关键词:

接收机;自动增益控制;AGC;超外差;大动态;电路设计

doi:10.12045/j.issn.1007-3043.2026.05.009

文章编号:1007-3043(2026)05-0045-06

中图分类号:TN929.5

文献标识码:A

开放科学(资源服务)标识码(OSID):



Abstract:

Due to the large dynamic range of the received signals and high gain of the receiver in wireless communication, an automatic gain control (AGC) system is needed to address the received signals, making sure that the receiving chain is linear and the amplitude of the input signals to AD is not saturated. In a superheterodyne receiver with double frequency conversion, it proposes an RF/IF dual-AGC strategy. The AGC circuits consist of the front-end RF part and the back-end IF part, jointly realizing the AGC control for large dynamic range signals. According to the operating parameters of the receiver, the circuit structures are designed, and the AGC working principles, dynamic range, stabilization time are analyzed. Based on the simulated and measured results, when the input signals vary from small signals to large signals, and vary from large signals to small signals, the output level of the intermediate frequency remains stable. The AGC response can be achieved within the scheduled time. The AGC range reaches over 120 dB.

Keywords:

Receiver; Automatic gain control; AGC; Superheterodyne; Large dynamic; Circuit design

引用格式:何瑜. 一种大动态接收机自动增益控制链路设计[J]. 邮电设计技术, 2026(5):45-50.

0 引言

无线通信系统受发射功率、收发距离、电波传播衰落、电磁环境干扰等因素的影响,接收机收到的信号电平动态范围通常很大,达数十dB甚至超过100dB^[1]。而接收机能处理的信号电平范围有限,过强的

信号将造成链路饱和或阻塞;信号太弱时,载噪比过低导致AD无法采样到有用信号^[2]。在实际通信中,为了保证接收机输出中频信号幅度和信号质量,需要对接收机链路的增益进行有效的控制。常用的控制手段包括对数放大器和环路AGC。对数放大器能对输入信号进行对数压缩,响应速度快,但仅能用于恒包络信号,对于非恒包络信号(如调幅、QPSK等),会使信号幅度信息丢失,导致信号失真。而环路AGC不

收稿日期:2026-03-24

受信号调制方式的限制,更具有通用性,能适用于各种应用场景。

通信接收机的 AGC 按照实现方式可分为数字 AGC 和模拟 AGC。数字 AGC^[3-7]主要通过对链路特定点的电平幅度进行检波,输出检波电压到 AD 进行采样,然后通过 FPGA 进行控制策略计算,输出控制电平来控制数控衰减器实现步进衰减。而模拟 AGC^[8-11]主要通过输出信号与给定参考信号的误差来调节接收通道增益^[12],通常不需要后端数字电路的参与,可以实现模拟域自闭环。模拟 AGC 的增益调节可通过 2 个方面来实现,一是衰减器的可控衰减,二是放大器的可变增益。通过负反馈系统控制通道增益随着输入信号的增加而降低,保证中频输出信号幅度维持在一个恒定的水平^[13-14]。

模拟 AGC 相比于数字 AGC,架构复杂度和硬件成本相对较低,不需要 AD 和 FPGA 的参与,也不需要复杂的逻辑算法。因此,本文基于模拟 AGC,提出了一种基于超外差架构的大动态接收机 AGC 设计方法。首先对接收机相关指标进行分解,得出 AGC 链路设计需要的起控策略、动态范围和稳定时间要求。然后对接收机的射频部分链路和中频部分链路分别展开 AGC 电路设计,使得输入信号电平在大动态变化时,接收机的前端和后端都工作在线性区域,输出中频信号能维持在 AD 可采的范围内。最后,建立了仿真模型对链路的动态响应能力和 AGC 稳定时间进行了仿真分析,并通过对实际模块进行测试,验证了此 AGC 方案的可行性。

1 AGC 环路设计原理

通信接收机的系统架构如图 1 所示,采用二次变频超外差式架构。接收信号首先在射频链进行滤波、

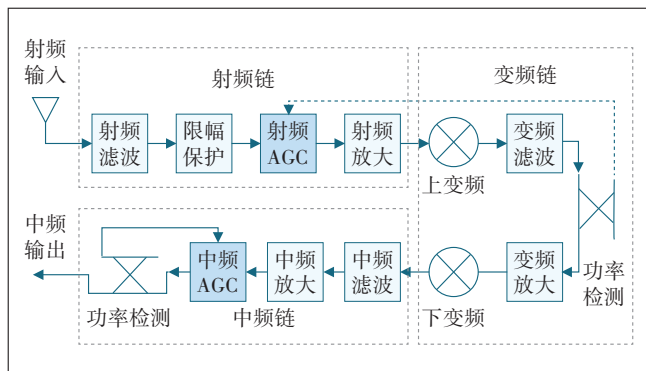


图 1 接收机系统框图

限幅、放大处理,然后进入变频链与本振信号混频,信号经过 2 次变频后至中频信号,在中频链上进行滤波放大。在射频链和中频链各加入 AGC 电路用于增益控制。射频 AGC 的作用是当大信号输入时,在链路前端通过压控衰减器(VVA)对信号进行衰减,防止前端放大器、混频器等器件因为信号过大而饱和,进入非线性工作区域,从而造成信号失真;中频 AGC 采用可变增益放大器(VGA),保证进入后端数字 AD 的信号不会饱和,同时也提供整个链路的主要增益。本文设计的接收机的主要工作指标如下。

- a) 接收射频频率:100~400 MHz。
- b) 输入信号幅度:-100~+20 dBm。
- c) 输出中频频率:70 MHz。
- d) 输出中频幅度:-15~0 dBm。
- e) 信号调制方式:FM。
- f) 调制信号频率:50~2 000 Hz。

1.1 起控策略

由于接收机的输入信号动态范围达到 120 dB,需要多级 AGC 共同实现大动态增益控制,即整个链路分为射频 AGC 控制和中频 AGC 控制。AGC 控制的目的就是不同接收信号强度的情况下,保证输出恒定幅度的中频信号,且整个接收机的性能不会发生恶化。而接收机接收微弱信号的能力和接收强信号的能力是相互制约的,因此本方案 AGC 控制流程的起控策略为:中频 AGC 先起控、射频 AGC 后起控。具体来说,就是当接收信号从最小输入信号幅度开始增加到一定值后,中频 AGC 开始起控,此时由于中频 AGC 在整个链路的位置靠后,其增益的降低基本不会影响接收通道的噪声系数,即不会影响接收机接收微弱信号的能力;当信号强度进一步增大以后,射频 AGC 开始起控,通过将链路前端信号幅度降低来保证接收通道上所有器件工作在线性状态。

1.2 动态分析

根据输入信号动态(-100~+20 dBm)和输出中频幅度(-15~0 dBm)要求,整个链路的增益设计在 90 dB 左右,即输入信号为-100 dBm 时,输出中频幅度为-10 dBm,此时射频和中频 AGC 均不起控。当输入信号幅度大于-95 dBm 时,中频 AGC 开始起控,将链路输出中频幅度控制在-5 dBm 左右,即输出中频信号幅度范围的中间,这样可兼顾高低温下器件参数的变化导致中频输出幅度的变化。

表 1 给出了接收链路前端指标分配情况。

表1 接收链路前端指标分配情况

元件	增益/dB	输出 $P_{1\text{dB}}$ /dBm	功率/dBm	回退/dB
输入功率	-	-	-10	-
滤波器	-1	-	-11	-
限幅器	-0.5	15	-11.5	26.5
可变衰减器	-2.5	-	-14	-
放大器1	21	20	7	13
滤波器	-1	-	6	-
混频器1	-8	4	-2	6
滤波器	-3	-	-5	-
耦合器	-1	-	-6	-
放大器2	21	20	15	5
滤波器	-3	-	12	-
混频器2	-8	4	4	0

由表1的链路前端的增益分配和器件的 $P_{1\text{dB}}$ 指标可以计算得到整个链路的输入 $P_{1\text{dB}}$ 为-10 dBm,此时变频链第二级混频器2的 $P_{1\text{dB}}$ 与输出功率刚好一致。考虑预留一定余量,射频AGC的起控电平设置在-20 dBm。即在输入信号幅度为-20~+20 dBm时,射频AGC起控并产生对应的衰减使得链路前端器件工作在线性范围内。输入信号幅度在-95~-20 dBm时,则由中频AGC负责增益控制。输入信号幅度小于-95 dBm时,射频AGC和中频AGC均不起控。

1.3 稳定时间

AGC稳定时间是指在输入信号幅度变化的情况下,AGC环路重新调整链路增益并使信号输出回到稳定所需的时间。AGC稳定时间与功率检测电路时延、AGC环路滤波时延以及VVA/VGA器件响应时延有关。AGC稳定时间需要根据调制信号的制式与频率,选择合适的范围。过长的稳定时间会导致AGC环路不能及时响应输入信号幅度的变化,信号会产生非线性失真或者信号幅度超过了AD的动态范围而引起误码;而如果AGC环路的响应速度太快,其调整速率超过了信号的调制速率,则AGC环路会使信号产生寄生幅度调制,破坏信号原有的包络,导致信号失真^[15]。

在本设计中,FM调制信号的最小频率为50 Hz,对应包络变化周期为 $1/50\text{ Hz}=20\text{ ms}$,因此AGC的稳定时间需要大于该时间。根据一般跳频波形需求,跳与跳之间预留150 ms用于频率切换和接收AGC稳定,为了不影响有用信号的接收,AGC稳定时间需要小于该时间。因此,考虑一定余量,AGC的稳定时间需要控制在30~110 ms,而实际设计应尽量让AGC稳定时间接

近该区间的中间范围,即60~80 ms。

2 AGC电路设计

为了更好地兼顾链路接收微弱信号以及接收强信号的能力,本文采用双环AGC的设计方式,分别在射频部分和中频部分设置AGC电路。

2.1 射频AGC

如图2所示,射频AGC链路由耦合器、检波器、运算放大器、环路滤波电路和VVA构成。功率检测点位于变频滤波之后,利用滤波器将潜在的干扰信号滤除,防止干扰信号被误认为有用信号而被检测到,致使射频AGC起控,导致有用信号在小信号输入下被衰减,进而影响AD采样。通过起控电压设置保证了当小信号输入时,射频AGC不起控,而当信号强度大到一定程度时,射频AGC才开始起控。

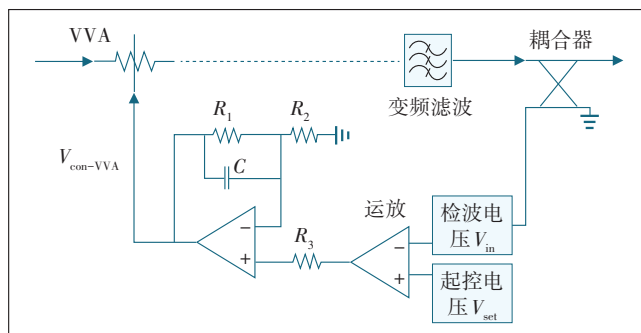


图2 射频AGC原理框图

射频AGC的工作流程为:检波器将耦合输出的信号功率转换为模拟电压信号,与设定的起控电压进行比较,输出误差电压经过运放电路积分滤波、放大,最终输出控制电压给VVA进行信号衰减。

压控衰减器的控制电压 $V_{\text{con-VVA}}$ 与检波电压 V_{in} 和起控电压 V_{set} 的关系可由式(1)计算获得:

$$V_{\text{con-VVA}} = \left[1 + \frac{R_1}{R_2} \right] \left[2 \times V_{\text{set}} - V_{\text{in}}(0) \right] + \frac{1}{R_3 C} \int \left[2 \times V_{\text{set}} - V_{\text{in}}(t) \right] dt \quad (1)$$

射频AGC起控的输入信号电平设定为-20 dBm,经过链路与耦合器后,到检波器的信号幅度为-40 dBm。检波器选用型号ADL5506,在输入为-45~0 dBm时,以18 mV/dB的斜率输出0.14~1 V的电压。

VVA由PIN二极管搭建而成。根据对VVA测试结果,得到VVA的控制电压对应的衰减量。VVA的控制电压为1.2~5 V,对应可提供-38~-2.5 dB的信号衰

减。

2.2 中频 AGC

如图3所示,中频 AGC 链路由耦合器、检波器、运放电路和两级 VGA 构成。工作流程为:检波器将耦合输出的信号功率转换为模拟电压信号 V_{in} , 经过比例放大积分后, 最终, 当 VGA 控制电压 $V_{con-VGA}$ 等于参考电压 V_{set} 时, 系统达到稳态。同时, 电容 C_1 和 C_2 的大小能对 AGC 的响应时间进行控制, 以满足调制信号特性。

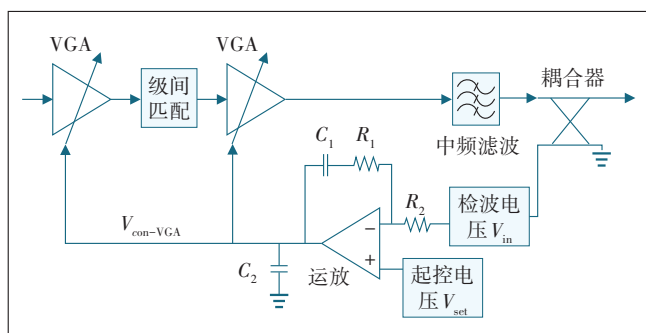


图3 中频 AGC 原理框图

VGA 的控制电压 $V_{con-VGA}$ 与检波电压 V_{in} 的关系可由式(2)计算获得:

$$V_{con-VGA} = \frac{R_1}{R_2} V_{in}(0) + \frac{1}{R_2 C} \int V_{in}(t) dt \quad (2)$$

中频 AGC 选择大动态范围的对数检波器 ADL5513, 可提供 80 dB 的动态检波。在输入为 -70~

10 dBm 时, 以 21 mV/dB 斜率输出 0.5~2 V 的电压。

可变增益放大器 VGA 选用 AD8367, 该器件集成有可变衰减器、固定增益放大器和律方根检波器。控制电压 ($V_{con-VGA}$) 的范围为 0.05~0.95 V, 对应增益调节范围为 -2.5~42.5 dB, 即增益 $G=50 \times V_{con-VGA} - 5$ 。这里选用两级 VGA 级联方式, 可提供 85 dB 的控制范围。

3 仿真与测试

通过电磁仿真软件对接收机的链路进行仿真建模, 以验证 AGC 链路能否满足大动态信号接收要求。仿真原理如图4所示。

在接收机动态内各个输入信号幅度下, 射频 AGC 起控量、中频 AGC 起控量和中频输出幅度仿真结果如表2所示。为确保最小输入信号为 -100 dBm 时, 输出中频幅度处于 -15~0 dBm 的要求范围内, 链路增益设计为 89.7 dB。随着输入信号幅度的增加, 整个链路 AGC 控制满足“中频 AGC 先起控、射频 AGC 后起控”的起控策略。在 -100~-20 dBm 输入幅度范围内, 由中频 AGC 提供增益控制, 维持中频输出信号幅度恒定; 当输入信号幅度大于 -20 dBm 时, 为避免射频前端链路饱和, 射频 AGC 开始启动控制。此时, 射频 AGC 和中频 AGC 共同控制链路增益, 维持中频输出信号幅度恒定, 使得中频输出幅度满足要求。

当输入信号幅度发生变化时, 链路的 AGC 稳定时

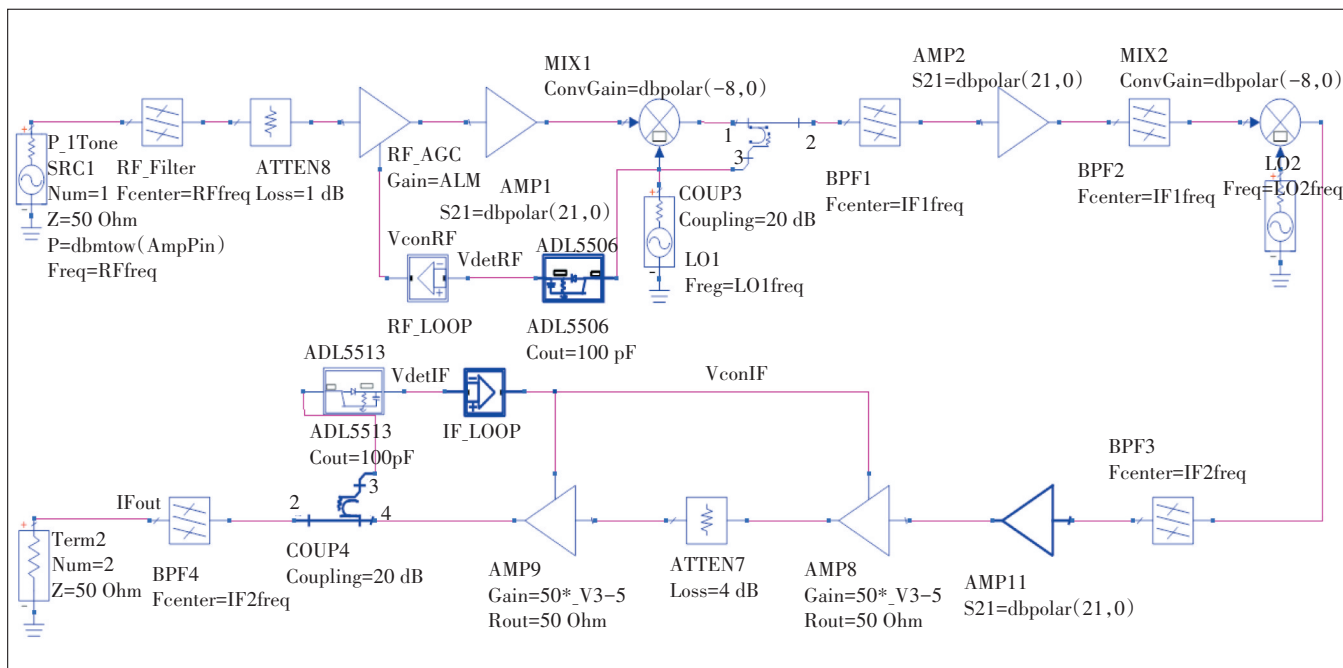


图4 仿真模型原理框图

表2 不同幅度信号输入下 AGC 起控状态

射频输入/ dBm	射频起控/ dB	中频起控/ dB	链路增益/ dB	中频输出/ dBm
-100	0	0	89.7	-10.3
-90	0	-5	84.7	-5.3
-80	0	-15	74.7	-5.3
-70	0	-25	64.7	-5.3
-60	0	-35	54.7	-5.3
-50	0	-45	44.7	-5.3
-40	0	-55	34.7	-5.3
-30	0	-65	24.7	-5.3
-20	0	-75	14.7	-5.3
-10	-5.4	-80.1	4.2	-5.8
-0	-11.5	-83.9	-5.7	-5.7
+10	-22.8	-82.7	-15.8	-5.8
+20	-34.3	-80.6	-25.2	-5.2

间仿真结果如表 3 所示。输入信号由小变大,从-100 dBm 分别变为-60 dBm、-20 dBm 和+20 dBm 时,AGC 的稳定时间分别为 53 ms、55 ms 和 58 ms。输入信号由大变小,分别从-60 dBm、-20 dBm 和+20 dBm 变为-100 dBm 时,AGC 的稳定时间分别为 33 ms、53 ms 和 67 ms。满足信号制式和跳频波形对于 AGC 稳定时间的要求。

对使用该方案的某型号模块进行测试,在 FM 调制小信号输入下(射频载波为 150 MHz,信号幅度为-100 dBm,FM 频偏为±6 kHz,音频为 1 000 Hz),中频输出频谱仿真与测试对比如图 5 所示;在 FM 调制大信号输入下(射频载波为 150 MHz,信号幅度为+20 dBm,FM 频偏为±6 kHz,音频为 1 000 Hz),中频输出频谱仿真与测试对比如图 6 所示。仿真模型的结果与实物模

表3 输入信号幅度突变下 AGC 稳定时间

信号幅度变化/dBm	稳定时间/ms
-100→-60	53
-100→-20	55
-100→+20	58
-60→-100	33
-20→-100	53
+20→-100	67

块的测试结果基本一致。在小信号-100 dBm 和大信号+20 dBm 输入时,中频输出均能稳定到-15~0 dBm。

在输入信号突变的情况下,AGC 稳定时间的仿真与测试结果对比如图 7 所示。在输入信号从-100 dBm 变化到+20 dBm 时,AGC 稳定时间仿真为 58 ms,实测为 60 ms;在输入信号从+20 dBm 到-100 dBm 时,AGC 稳定时间仿真为 67 ms,实测为 70 ms。

4 结束语

本文提出了一种两次变频超外差接收机 AGC 链路的设计方案。针对输入信号的大动态,分别从射频 AGC 链路和中频 AGC 链路开展 AGC 设计,设计的 AGC 链路可实现输入信号 120 dB 的动态控制。通过建立仿真模型,对不同幅度信号输入下的 AGC 起控状态和信号突变情况下 AGC 稳定时间进行了仿真,并对实际模块进行了测试,仿真计算与测试结果基本一致,证明了本方案的有效性和可行性。

参考文献:

[1] BI L Q, LIANG Z X, YANG H G, et al. An AM superheterodyne re-

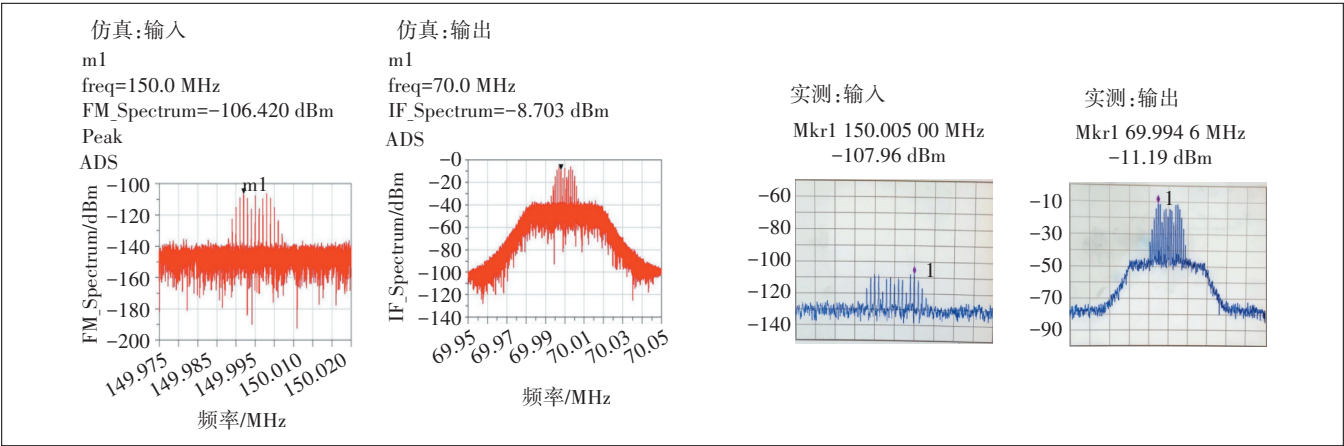


图5 -100 dBm 输入信号(FM)仿真与测试结果

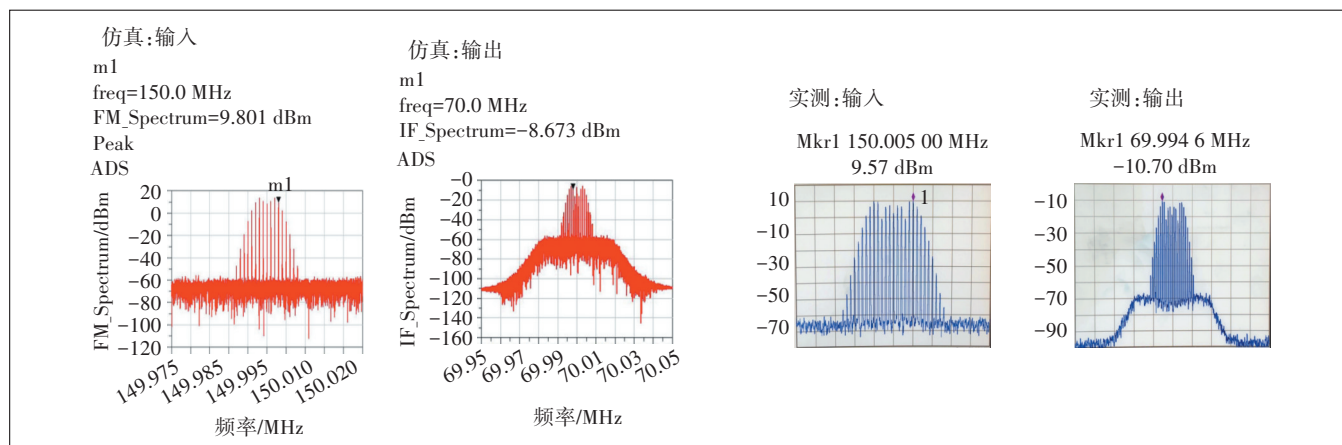


图6 +20 dBm输入信号(FM)仿真与测试结果

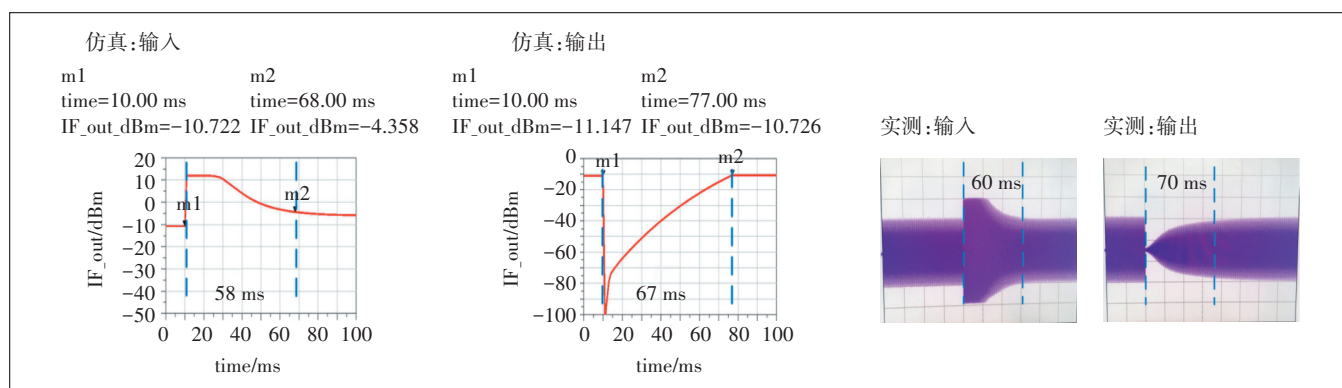


图7 AGC稳定时间仿真与测试结果

- ceiver for wide-input weak signals at 200 MHz–400 MHz[C].//2017 11th IEEE International Conference on Anti-counterfeiting, Security, and Identification (ASID). Xiamen:IEEE, 2017:183–186.
- [2] 陈云刚, 郑澎鹏. 宽频段大动态快速响应 AGC 设计[J]. 移动通信, 2023, 47(4): 98–102.
- [3] SHEN Y Y, WANG Y Q, SHENG D W, et al. Digital AGC based on coherent adjustment cycle for DSSS receiver[J]. China Communications, 2015, 12(2): 95–106.
- [4] 张凯, 冯月婷, 陈翔, 等. 一种 2PSK 接收系统中的数字相干 AGC 算法的仿真与设计[J]. 火控雷达技术, 2020, 49(3): 54–57.
- [5] 王栋. 一种大动态范围数字 AGC 快速控制算法[J]. 通信技术, 2023, 56(9): 1099–1106.
- [6] 施扬喜, 赵利, 梁仪庆, 等. 软件无线电接收机的 AGC 信号处理算法及控制模型的设计与实现[J]. 现代计算机, 2020(21): 3–7.
- [7] 柯乐乐, 方圆, 王毅, 等. 基于 FPGA 短波发射机音频 AGC 算法的设计与实现[J]. 通信技术, 2023, 56(5): 661–665.
- [8] ALEGRE J P, CELMA S, CALVO B, et al. SiGe analog AGC circuit for an 802.11a WLAN direct conversion receiver[J]. IEEE Transactions on Circuits and Systems II: Express Briefs, 2009, 56(2): 93–96.
- [9] 曹煜, 唐小宏, 李晨雨. 基于数模混合技术的高中频快速 AGC 电路设计[J]. 微电子学与计算机, 2016, 33(1): 47–51.
- [10] 陈新. 双环 AGC 电路的起控点参数分析与设计[J]. 现代电子技术, 2023, 46(10): 17–20.
- [11] 毛云山, 尉旭波. 一种宽频带大动态 AGC 电路设计[J]. 电子技术, 2021, 34(2): 57–61.
- [12] 卿晨. 基于 AD8367 的超大动态范围 AGC 系统设计与测试[J]. 电子设计工程, 2017, 25(8): 97–99, 104.
- [13] 梁卫祖, 卿剑. 跳频通信接收机的 AGC 设计[J]. 移动通信, 2015, 39(14): 73–77.
- [14] 王燕君, 徐英雷. 一种高动态范围自动增益控制电路设计[J]. 现代电子技术, 2023, 46(2): 19–22.
- [15] 刘美锐. 适用于非恒包络突发通信的 AGC 设计[J]. 电子技术应用, 2016, 42(6): 105–108.

作者简介:

何瑜, 工程师, 博士, 主要研究方向为无线电通信。

